

## PET 4.0 E A TRANSFORMAÇÃO DO CONHECIMENTO

Democracia, Políticas Públicas e Inclusões



### IMPLEMENTAÇÃO DOS CONTROLADORES DE CORRENTE E TENSÃO DE UM FILTRO ATIVO DE POTÊNCIA UTILIZANDO FPGA-IN-THE-LOOP

Área do trabalho: Engenharia Elétrica

FLÁVIO YUGO KANNO DE ASSUNÇÃO, NICHOLAS DELBEN DE ANDRADE, RAFAEL LENIN RIBEIRO SOARES, RUBEN BARROS GODOY.

pet.elétrica.ufms@gmail.com

Filiação dos autores: PET Engenharia Elétrica, Departamento de Engenharia Elétrica, Universidade Federal de Mato Grosso do Sul, Campo Grande, Mato Grosso do Sul.

**RESUMO:** O enfoque deste trabalho reside em avaliar o desempenho de um Filtro Ativo Paralelo (FAP) que utiliza FPGA-in-the-loop (FIL). O FPGA foi utilizado para realizar os cálculos das correntes de referência e para implementar os controladores discretos para as compensações necessárias. A descrição dos circuitos é realizada no Quartus II® e a placa utilizada é da Altera®, modelo Cyclone IV DE2-115. Os resultados obtidos foram satisfatórios e confirmaram o FPGA como um dispositivo digital apropriado para operação paralela de múltiplos compensadores. Também foi possível demonstrar a efetividade da técnica FIL para validação de circuitos digitais e sistemas de controle.

*Palavras-Chave:* FPGA-in-the-loop, Teoria da Potência Instantânea, Compensadores, Equações de Diferenças.

#### Introdução

O avanço da eletrônica de potência trouxe consigo o crescente uso de cargas com características não-lineares. Como consequência, há o aumento das distorções harmônicas e a redução do fator de potência dos sistemas elétricos (Saha, 2014).

Uma possível solução para reduzir esse problema são os filtros ativos paralelos (FAP). O FAP detecta as parcelas de corrente que devem ser compensadas (Liang et al., 2005) e se encarrega de fornecer tais componentes à carga. Dessa forma, a fonte do sistema fica responsável por suprir apenas a potência ativa demandada pela carga e, conseqüentemente, os impactos técnicos e econômicos são minimizados (Herman et al., 2014).

O controle do FAP depende da escolha da teoria de potência que calculará as referências de corrente para o fechamento das malhas de controle. Para este projeto, a Teoria da Potência Instantânea (TPI) (Akagi et al., 2007) foi escolhida e dois controladores foram projetados: um, com dinâmica rápida, para o controle das correntes de fase e de neutro; outro, com dinâmica lenta, para o controle da tensão do barramento de corrente contínua.

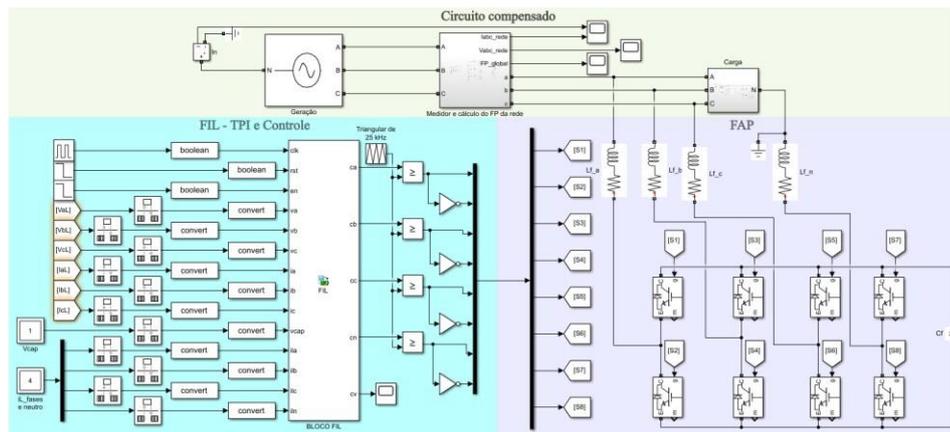
Para implementação da TPI e dos controladores, o *Field-Programmable Gate Array* (FPGA) mostrou-se como uma opção atrativa devido à sua alta capacidade de processamento. Como parte da validação do controlador, optou-se por utilizar a técnica FPGA-in-the-loop (FIL). Com o FIL, pode-se prototipar os controladores para interagir com a planta num ambiente de simulação (Paladino et al., 2009).

## PET 4.0 E A TRANSFORMAÇÃO DO CONHECIMENTO Democracia, Políticas Públicas e Inclusões



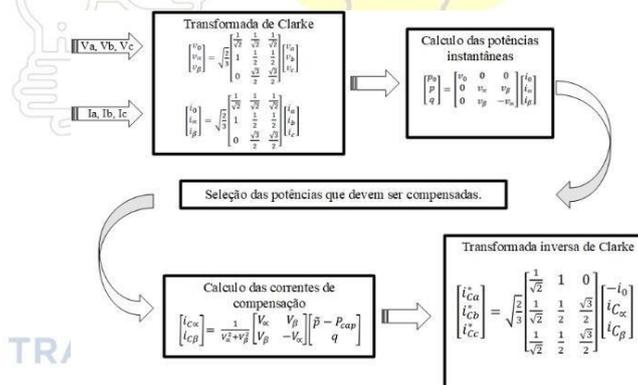
### Visão Geral do Sistema

O sistema simulado é apresentado na Figura 1. Merecem destaque o bloco FIL, responsável pelo cálculo das correntes de referência e pelas saídas compensadas, e a estrutura de potência denominada “FAP”, onde pode-se observar o inversor de 4 braços, a capacitância ( $C_f$ ) que opera como fonte de tensão e os indutores  $L_{fa}$ ,  $L_{fb}$ ,  $L_{fc}$  e  $L_{fn}$ , por onde fluem as correntes para o sistema elétrico.



**FIGURA 1.** Esquema completo para a simulação do FAP à quatro fios. Fonte: Autor.

A Figura 2 contém as etapas da TPI para se obter as correntes de referência. Destaca-se a presença da potência de perdas ( $P_{cap}$ ) no bloco de cálculo das correntes de compensação. Com essa parcela, parte da corrente será responsável por transmitir a potência que manterá a capacitância ( $C_f$ ) com a tensão regulada.



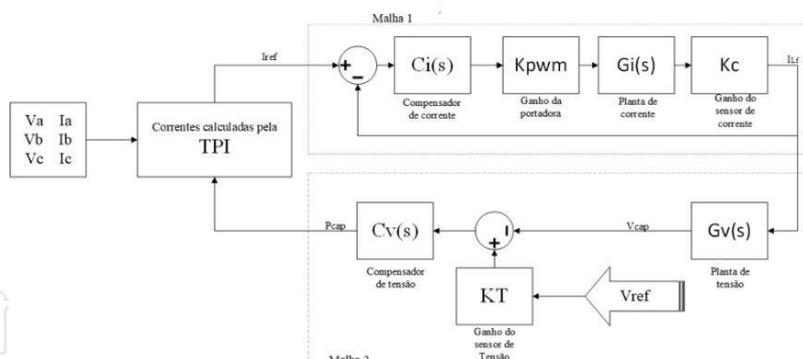
**FIGURA 2.** Diagrama matemático da teoria PQ. Adaptado de Akagi et al., 2007.

### Compensadores de Corrente e de Tensão

O diagrama de blocos da Figura 3 representa a estrutura de controle. A malha 1 é aplicada para o controle das correntes, onde  $Ci(s)$  representa o compensador,  $Gi(s)$  a planta,  $Kc$  o ganho do sensor de corrente e  $Kpwm$  o ganho de modulação. A malha 2 atua no controle da tensão de  $C_f$ , sendo  $Cv(s)$  o compensador de tensão,  $Gv(s)$  a planta e  $KT$  o ganho do sensor de tensão.

## PET 4.0 E A TRANSFORMAÇÃO DO CONHECIMENTO

Democracia, Políticas Públicas e Inclusões



**FIGURA 3.** Diagrama de blocos das malhas de controle. Fonte: Autor.

Em (1) e (2) pode-se observar as equações respectivas das plantas de corrente e de tensão (Moreira, 2020). Nas equações,  $V_{CC}$  é a tensão da capacitância, regulada em 400 V;  $I_{m\acute{a}x}$  é a corrente máxima que o FAP deve injetar;  $V_{gf}$  é a tensão eficaz de fase do sistema elétrico cujo valor é de 127 V. Com valores respectivos de 1 mH e 1800 $\mu$ F,  $L_f$  corresponde à indutância de conexão e  $C_f$  a capacitância fonte de tensão.

$$G_i(s) = \frac{V_{CC}}{s \times L_f} \quad (1)$$

$$G_v(s) = \frac{\sqrt{3} \times V_{gf} \times \sqrt{2}}{C_f \times s \times 2 \times V_{CC}} \quad (2)$$

A frequência de chaveamento do inversor é de 25 kHz e a frequência de cruzamento foi definida em 1/4 dessa frequência. O compensador de corrente foi um proporcional integral ( $C_i$ ) com o zero posicionado na metade da frequência de cruzamento. Os ganhos para o compensador de corrente foram  $K_{p_i} = 1,06$  e  $K_{i_i} = 2,09 \times 10^4$ . Como a malha de tensão precisa ser muito mais lenta, optou-se por uma frequência de cruzamento de 100 Hz. O controlador de tensão foi um proporcional integral ( $C_v$ ) com o zero em 10 Hz. Os ganhos obtidos para o compensador de tensão foram  $K_{p_v} = 57,85$  e  $K_{i_v} = 3,63 \times 10^3$ . Os compensadores foram discretizados pelo método de zero-order hold com tempo de amostragem de 1  $\mu$ s. O tempo de amostragem foi selecionado para impedir que atrasos relacionados à conversão dos sinais impactem o funcionamento do controlador. As equações de diferenças podem ser representadas conforme (3), onde  $x$  corresponde às entradas,  $y$  às saídas e  $k$  ao instante presente. A Tabela 1 sumariza os ganhos dos controladores.

$$y(k) = k_{x1}x(k) + k_{x2}x(k - 1) + y(k - 1) \quad (3)$$

## PET 4.0 E A TRANSFORMAÇÃO DO CONHECIMENTO

Democracia, Políticas Públicas e Inclusões

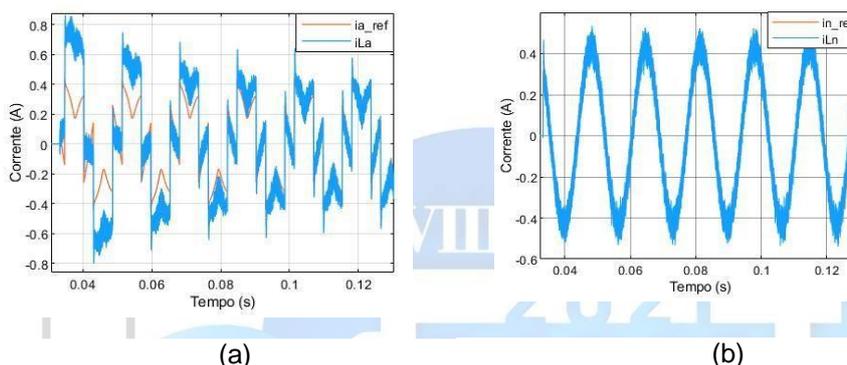


**TABELA 1.** Ganhos das equações de diferenças dos controladores.

Ganhos	$Ci(z)$	$Cv(z)$
$k_{x1}$	1.064365868339504	57.847407693757077
$k_{x2}$	-1.043467093385085	-57.843773033936280

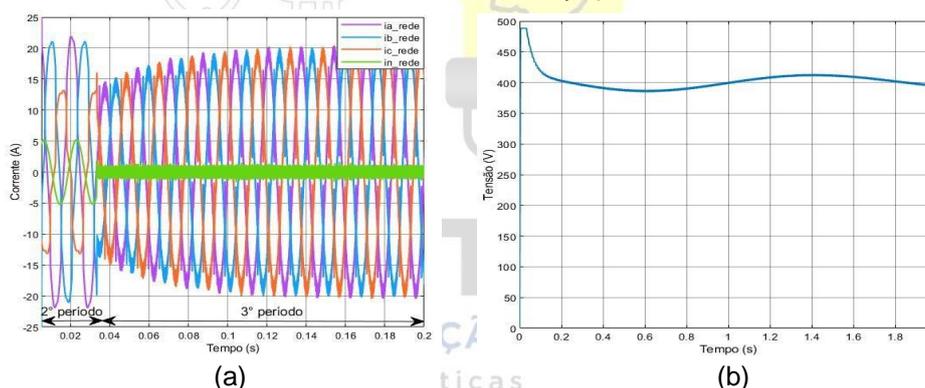
### Resultados e Discussão

Na Figura 4, observa-se o rastreamento das correntes realizado pelo FIL.



**FIGURA 4.** (a) Correntes no indutor da fase a; (b) corrente do neutro. Fonte: Autor.

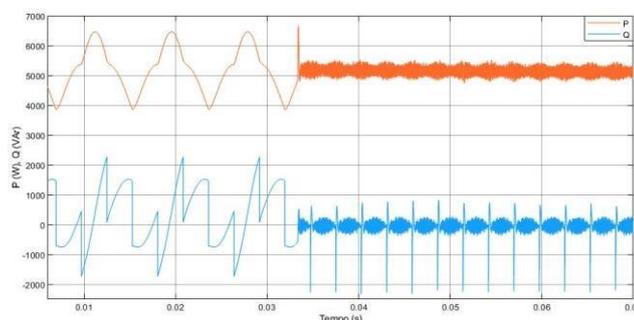
As correntes provenientes da fonte podem ser analisadas em 3 períodos. No primeiro, desconsiderado neste trabalho, o capacitor  $C_f$  é carregado. No segundo, observam-se as correntes desbalanceadas e com presença de elevado conteúdo harmônico. No terceiro período, ambos os controladores são iniciados e o FAP passa a operar. Conseqüentemente, a corrente demandada da rede é melhorada e registra-se um fator de potência global no valor de 0,998. O início da compensação e as correntes de linha, assim como a tensão em  $C_f$ , podem ser observados na Figura 5.



**FIGURA 5.** (a) Correntes das fases e de neutro; (b) Tensão no barramento CC. Fonte: Autor.

As potências fornecidas pela rede, antes e após a compensação, são observadas na Figura 6. A partir do início da compensação, o FAP elimina a parte oscilante da potência ativa bem como toda a potência reativa e de distorção. Sendo assim, a rede passa a fornecer somente a parcela constante da potência ativa.

## PET 4.0 E A TRANSFORMAÇÃO DO CONHECIMENTO Democracia, Políticas Públicas e Inclusões



**FIGURA 6.** Potências ativa e reativa exigidas da rede para atendimento das cargas. Fonte: Autor.

### Conclusões

Os compensadores foram validados confirmando que o projeto de controle foi adequado. O FPGA se demonstrou muito eficaz para compensação paralela e ao mesmo tempo integrou satisfatoriamente todos os cálculos matriciais da TPI. O FIL se mostrou uma técnica muito vantajosa na validação de controladores através da integração com um ambiente de simulação. Essa técnica de validação abre portas para a comparação de desempenho de diferentes controladores lineares e não lineares e para a implementação de diferentes teorias de potência.

### Referências

- AKAGI, H., WATANABE, E. H., & AREDES, M. **Instantaneous Power Theory and Applications to Power Conditioning.** (Vol. 103). Piscataway: IEEE PRESS.
- MOREIRA, E. **Modelagem e Simulação de Filtro Ativo Paralelo (Fap) Trifásico Para Correção de Harmônicos de Corrente Utilizando Teoria da Potência Conservativa.** Orientador: Ruben Godoy. 2020. 64f. TCC (Graduação) - Engenharia Elétrica, Faculdade de Engenharias, Arquitetura e Urbanismo e Geografia, UNiversidade Federal do Mato Grosso do Sul, Campo Grande, 2020. Disponível em: [https://engeletrica.ufms.br/files/2021/07/TCC-RBG-Eduardo\\_S\\_Moreira-2020.pdf](https://engeletrica.ufms.br/files/2021/07/TCC-RBG-Eduardo_S_Moreira-2020.pdf). Acesso em: Agosto de 2021.
- HERMAN L., PAPIC I., BLAZIC B. **A Proportional-Resonant Current Controller for Selective Harmonic Compensation in a Hybrid Active Power Filter.** IEEE TRANSACTIONS ON POWER DELIVERY, VOL. 29, NO. 5, OCTOBER 2014.
- LIAHNG, H., JOU, CHANG, W., JINN, JEN, C., YAO, & TSUNG, F., YA. (2005). **A novel active power filter for harmonic suppression.** *IEEE Transactions on Power Delivery*, vol. 20, no. 2, pp. 1507-1513.
- PALLADINO, A., FIENGO, G., GIOVAGNINI, F., & LANZO, D. (2009). **A Micro Hardware-In-the-Loop Test System.** Paper presented at the IEEE European Control Conference.
- SAHA S., DAS S. (2014). **Harmonics Analysis of Power Electronics Loads.** *International Journal of Computer Applications* (0975 – 8887), vol 92.